

中华人民共和国国家知识产权局
STATE INTELLECTUAL PROPERTY OFFICE
OF THE PEOPLE'S REPUBLIC OF CHINA



证 明

本证明之附件是向本局提交的下列专利申请副本

请 日： 2003.12.30

请 号： 200310122966.4

请 类 别： 发明专利

创 造 名 称： 控制回蚀刻截面轮廓的方法和装置

请 人： 中芯国际集成电路制造（上海）有限公司

人或设计人： 吴汉明、邝亚镭、宋伟基

CERTIFIED COPY OF
PRIORITY DOCUMENT

中华人民共和国
国家知识产权局局长

2006 年 4 月 13 日

BEST AVAILABLE COPY

1. 一种制作电接触窗的开口的方法，此方法包括：

对第一介电层进行第一蚀刻，形成第一介层洞和第二介电层；

5 用 BARC 材料填充该第一介层洞，形成第一 BARC 层；

对该第一 BARC 层进行第二蚀刻，形成第二 BARC 层，该第二蚀刻在该第二 BARC 层的第一圆周形区域具有第一蚀刻率，而在该第二 BARC 层的第一中央区域具有第二蚀刻率，该第一圆周形区域环绕于该第一介层洞侧壁，第一中央区域环绕于该第一介层洞的中心，该第一蚀刻率大于该第二蚀刻率，该第一圆周形区域高于该第一中央区域，该第二 BARC 层的第一上表面明显具有第一凸形；

对该第二介电层进行第三蚀刻，形成一个沟槽和第三 BARC 层，该沟槽具有一个槽底面，该槽底面上明显没有任何环绕于该第三 BARC 层侧壁的尖刺，该第三 BARC 层的第二上表面明显具有第二凸形；

15 去除该第三 BARC 层，形成第二介层洞。

2. 如权利要求 1 所述的方法，其中：该第二蚀刻采用等离子，该等离子具有高于 4eV 的电子温度。

3. 如权利要求 2 所述的方法，其中：该电子温度小于 10eV。

4. 如权利要求 3 所述的方法，其中：该等离子具有小于 40mTorr 的气体压力。

5. 如权利要求 4 所述的方法，其中：该第二蚀刻包括干蚀刻，该干蚀刻采用多个离子，该多个离子分别具有多个速度，该多个速度相对于垂直该介电层的上表面的方向分别具有多个夹角，该多个夹角的平均值小于 10 度。

25 6. 如权利要求 5 所述的方法，其中：该多个夹角的平均值小于 5 度。

7. 如权利要求 6 所述的方法，其中：该第二蚀刻采用等离子，该等离子具有一个等离子密度，该等离子密度大于 10^{16} 个/ m^3 。

8. 如权利要求 1 所述的方法，其中：该第二蚀刻采用氧气。

9. 如权利要求 1 所述的方法，进一步包括：用导电材料填充该沟槽和

该第二介层洞。

10. 如权利要求 1 所述的方法，其中：该第一介电层包括下列中的至少一个：氧化硅，FSG，和氮化硅。

11. 一种制作电接触窗的方法，此方法包括：

5 对第一保护层和第一介电层进行第一蚀刻，形成第一介层洞、第二保护层和第二介电层，该第一保护层位于该第一介电层之上；

用 BARC 材料填充该第一介层洞，形成第一 BARC 层；

10 对该第一 BARC 层进行第二蚀刻，形成第二 BARC 层，该第二蚀刻在该第二 BARC 层的第一圆周形区域具有第一蚀刻率，而在该第二 BARC 层的第一中央区域具有第二蚀刻率，该第一圆周形区域环绕于该第一介层洞侧壁，该第一中央区域环绕于该第一介电层洞的中心，该第一蚀刻率大于该第二蚀刻率，该第一圆周形区域高于该第一中央区域；

15 对第二保护层和第二介电层进行第三蚀刻，形成一个沟槽和第三 BARC 层，该沟槽具有一个槽底面，该槽底面上明显没有任何环绕于该第三 BARC 层侧壁的尖刺；

去除该第三 BARC 层，形成第二介层洞，该第二介层洞的横截面小于该沟槽的横截面；

对停止层进行第四蚀刻，形成第三介层洞，该介电层位于该停止层之上；

20 用导电材料填充该沟槽和该第三介层洞。

12. 如权利要求 11 方法，其中：该第二蚀刻采用等离子，该等离子具有高于 4eV 的电子温度。

13. 如权利要求 12 所述的方法，其中：该电子温度小于 10eV。

25 14. 如权利要求 12 所述的方法，其中：该等离子具有小于 40mTorr 的气体压力。

15. 如权利要求 11 所述的方法，其中：该第二蚀刻包括一个干蚀刻，该干蚀刻采用多个离子，该多个离子分别具有多个速度，该多个速度相对于该介电层的上表面在垂直方向上分别具有各自的夹角，该多个夹角的平均值小于 10 度。

17. 如权利要求 11 所述的方法, 其中: 该第二蚀刻采用等离子, 该等离子具有一个等离子密度, 该等离子密度大于 10^{16} 个/ m^3 。

19. 如权利要求 11 所述的方法, 其中: 该导电材料包括下列中的至少一个: 铜, 铝, 钨, 和多晶硅。

3

控制回蚀刻截面轮廓的方法和装置

5 技术领域

本发明涉及集成电路及其半导体器件的制程。更具体地说，本发明提供了一种用于控制回蚀刻（Etchback）截面轮廓的方法和装置。仅作为示例，本发明已被用于制作两金属层之间的电路连线。但应被认识到的是本发明有更广泛的应用范围。

10

背景技术

集成线路或“IC”已从在单个硅的芯片上制作少量相互连接的器件发展到包含数百万个器件。现今 IC 提供远远超过最初想象的性能和复杂程度。为了提高复杂程度及线路密度（即，可封装在一给定的芯片面积上的器件数目），最小器件的线宽，又称为器件的“几何规格”（Geometry），已随着每代 IC 的推出而变得愈来愈小。现在制作的半导体器件具有小于百万分之一米的四分之一的线宽。

增加线路密度不但增加了 IC 的复杂度和性能，还为消费者提供了更低成本的部件。一台 IC 制造设备可花费数百万，甚或数十亿美元。每台制造设备将有一定的晶片处理量，而每一片晶片上将有一定数目的 IC。因此，通过将一个 IC 的每个器件做得愈小，就会在每片晶片上制作愈多的器件，从而增加该制造设备的产量。因 IC 制造中使用的每个制程都有限制，故将器件做得更小很具挑战。也就是说，一个给定的制程通常只能做到某个线宽尺寸，再小则将要么制程、要么器件的布局需要改变。这样一个限制的例子就是在两个金属层之间制造低电阻的、可靠的电路连线。

25

用芯片代工厂为加工客户的集成电路已发展多年。无加工设备的芯片公司通常设计客户集成线路。这种客户集成线路需要生产一套通常称为“光罩(reticles)”的客户掩膜版。例如中国上海的中芯国际集成电路制造有限公司（SMIC）就是一家从事代工服务的芯片公司。虽然无加工设备

的芯片公司和代工服务已增长多年，但很多的限制仍然存在。例如，两个金属层之间的电接触窗（electrical contacts）通常具有有限的可靠度和导电率。这些以及其他的限制在本说明书中尤其是在以下段落中进行描述。

图 1 到图 6 是在二层金属层间制作电接触窗的传统方法的示意图。这些图仅仅是举例，它们不能过分限制本权利要求的范围。该方法包括步骤 110 的介层洞（via）蚀刻，步骤 120 的 BARC 回蚀刻，130 的沟槽（Trench）蚀刻，步骤 140 的灰化（Ashing），步骤 150 的停止层（StopLayer）去除（Remove），以及步骤 160 的沟槽和介层洞填充。在步骤 110 介层洞蚀刻中，介层洞 112 穿过氮氧化硅层 114 和 FSG 层 116 而制成。FSG 中通常含有氧化硅及氟。氮氧化硅层 114 位于 FSG 层 116 之上。介层洞 112 中具有由部分氮化硅层 118 形成的介层洞底部（via bottom）113。氮化硅层 118 的其余部分则位于 FSG 层 116 之下。氮化硅层 118 沉积于金属层 119 的表面上。在步骤 120 的 BARC 回蚀刻中，一层 BARC 层被填入介层洞 112，然后再被回蚀刻以形成 BARC 层 122。BARC 表示底部防反射涂层。此 BARC 材料是一种传统类型的光阻材料。在步骤 130 的沟槽蚀刻，BARC 层 122 被进一步回蚀刻以形成 BARC 层 132。另外，氮氧化硅层 114 的一部分和 FSG 层 116 的一部分被去除而形成沟槽 134。沟槽 134 具有沟槽底部 136，沟槽底部 136 的一部分由 BARC 组成而另一部分由 FSG 组成。在步骤 140 灰化中，BARC 层 132 从介层洞 112 中被去除掉。在步骤 150 停止层去除中，氮化硅层 118 的形成介层洞底部 113 的那部分被去除。接着，金属层 119 被暴露于介层洞 112 和沟槽 134 之中。在步骤 160 沟槽和介层洞填充中，介层洞 112 和沟槽 134 被导电物质例如铜填充，以形成导电填充层 162。导电填充层 162 在金属层 119 和金属层 164 之间形成一个电接触窗。部分金属层 164 位于氮氧化硅层 114 的表面上。此电接触窗通常具有有限的导电率和可靠度。

因此，需要改进电接触窗的制作技术。

发明内容

本发明涉及集成电路及其半导体器件的制程。更具体地说，本发明提

供了一种用于控制回蚀刻截面轮廓的方法和装置。仅作为示例，本发明已被用于制作两金属层之间的电路连线。但应被认识到的是本发明有更广泛的应用范围。

5 在一个具体实施例中，本发明提供了一种制作电接触窗的开口的方法。该方法包括对第一介电层进行第一蚀刻以形成一个第一介层洞、及第二介电层，并用 BARC 材料填充该第一介层洞以形成第一 BARC 层。另外，该方法还包括对该第一 BARC 层进行第二蚀刻以形成第二 BARC 层。该第二蚀刻在该第二 BARC 层的第一圆周形区域具有第一蚀刻率，而在该第二 BARC 层的第一中央区域具有第二蚀刻率。该第一圆周形区域环绕于该第一介层洞侧壁，该第一中央区域环绕于该第一介层的中心。该第一蚀刻率大于该第二蚀刻率，该第一圆周形区域高于该第一中央区域。该第二 BARC 层的第一上表面明显具有一个第一凸形。另外，该方法包括对该第二介电层进行第三蚀刻以形成一个沟槽和第三 BARC 层。该沟槽具有一个槽底面，该槽底面明显没有任何环绕于该第三 BARC 层侧壁的尖刺。该第三 BARC 层的第二上表面明显具有一个第二凸形。另外，该方法包括去除该第三 BARC 层以形成一个第二介层洞。

20 在另一个实施例中，一种制作电接触窗的方法包括对第一保护层和第一介电层进行第一蚀刻以形成第一介层洞、第二保护层和第二介电层。该第一保护层位于该第一介电层上。另外，该方法还包括用 BARC 材料填充该第一介层洞以形成第一 BARC 层，以及对该第一 BARC 层进行第二蚀刻以形成第二 BARC 层。该第二蚀刻在该第二 BARC 层的第一圆周形区域具有第一蚀刻率，而在该第二 BARC 层的第一中央区域具有第二蚀刻率。该第一圆周形区域环绕于该第一介层洞侧壁，该第一中央区域环绕于该第一介电层的中心。该第一蚀刻率大于该第二蚀刻率，该第一圆周形区域高于该第一中央区域。另外，该方法包括对第二保护层和第二介电层进行第三蚀刻以形成一个沟槽和第三 BARC 层。该沟槽具有一个槽底面，该槽底面上明显没有任何环绕于该第三 BARC 层侧壁的尖刺。另外，该方法包括去除该第三 BARC 层以形成一个第二介层洞。该第二介层洞的横截面小于该沟槽的横截面。另外，该方法包括对停止层进行第四蚀刻以形成一个第三

介层洞，并用导电材料填充该沟槽和该第三介层洞。该介电层位于该停止层上。

通过本发明可获得很多优于传统技术的优点。在一些实施例中，本方法降低了电接触窗的电阻并增加了器件的可靠性。另外，本方法还提供一种与传统技术兼容的工艺，无须对传统设备与工艺进行大的变动。根据实
5 施例，这些优点可部分或全部地获得。这些及其他优点将通过本说明书尤其是下列段落进行更加详细的描述。

本发明的各种其他目的、特性、优点将参考以下的详述及附图而更加清楚。

10

附图说明

图 1 到图 6 是制作两个金属层间的电接触窗的传统方法的示意图；

图 7 是由用图 1-6 所示的方法得到的 BARC 层的凹形截面轮廓示意图；

15 图 8 是由图 1-6 所示的方法得到的沟槽蚀刻过程中的围栏现象（fencing effect）的示意图；

图 9 是由图 1-6 所示的方法得到的电接触窗中的围栏现象的示意图；

图 10-18 是根据本发明的一个实施例制作两层导电层间的电接触窗的方法的示意图。

20

具体实施方式

本发明涉及集成电路及其半导体器件的制程。更具体地说，本发明提供一种用于控制回蚀刻（Etchback）截面轮廓的方法和装置。仅作为示例，本发明已被用于制作两金属层之间的电路连线。但应被认识到的是本
25 发明有更广泛的应用范围。

图 7 是使用图 1-6 所示的方法制作的 BARC 层的凹形横截面轮廓示意图。这些图仅仅是举例，它们不能过分限制本权利要求的范围。本领域中的普通技术人员可做出许多变更、替换、及修改。在传统制作电接触窗的方法中：在步骤 120 的 BARC 回蚀刻中，BARC 回蚀刻层 122 通常有一个

凹形上表面 124。凹形上表面 124 有环绕于氮氧化硅层 114 和 FSG 层 116 的侧壁的圆周形区域 720、还有环绕于介层洞 112 中心的中央区域 722。圆周形区域 720 通常高于中央区域 722。凹形上表面可能由一次或多次蚀刻得到。例如，步骤 120 通常采用干蚀刻。离子束 (ion flux) 710 通常包含带有水平速度分量 712 与垂直速度分量 714 的离子。水平速度分量 712 与垂直速度分量 714 的比率值决定了夹角 716。离子束 710 的所有离子的夹角 716 的平均值通常会超过 20 度。具有较大夹角 716 的离子不能到达圆周形区域 720；因此，在圆周形区域 720 上的蚀刻率就小于中央区域 722 的蚀刻率。另外，若在步骤 120 使用的等离子密度小，则氮氧化硅层 114 表面上的电子密度亦很小。随之而来的是，环绕于氮氧化硅层 114 和 FSG 层 116 侧壁上的低密度负电荷通常不能有效地将正离子吸引到圆周形区域或从而增加此区域的蚀刻率。

图 8 是由图 1-6 所示的方法得到的沟槽蚀刻过程中的围栏现象的示意图。这些图仅仅是举例，它们不能过分限制本权利要求的范围。本领域中的普通技术人员可做出许多变更、替换、及修改。在传统制作电接触窗的方法中，在步骤 130 沟槽蚀刻中，FSG 区 810 和 820 被去除以形成沟槽 134。沟槽 134 有沟槽底部 830，沟槽底部 830 上至少包含 FSG 尖刺 (spike) 840 和 850、以及凹形 BARC 上表面 860。FSG 尖刺 840 和 850 通常会导致 FSG 围栏现象。

图 9 是由图 1-6 所示的方法得到的电接触窗中的围栏现象的示意图。这些图仅仅是举例，它们不能过分限制本权利要求的范围。本领域中的普通技术人员可做出许多变更、替换、及修改。在形成电接触窗的传统方法中，在步骤 160 的沟槽和介层洞填充中，导电填充层 162 形成于尖刺 840 和 850 之上。尖刺 840 和 850 抬高了导电填充层 162 的热应力。热应力会在制作半导体器件过程中的高温回火 (anneal) 中造成热崩溃。这就会使半导体制造的良率降低。另外，此热应力通常还会降低成品半导体器件的耐热力 (thermal tolerance)。因此这些器件在高温下只有有限的寿命或只能工作于有限的温度下。再者，尖刺 840 或 850 可增加导电填充层 162 的接触电阻，而导电填充层 162 是用于金属层 119 和金属层 164 间的电连接

的。该增加的接触电阻增加了能耗量从而降低了半导体器件的性能。

图 10-18 是根据本发明的一个实施例制作两层导电层间的电接触窗的方法的示意图。这些图仅仅是举例，它们不能过分限制本权利要求的范围。本领域中的普通技术人员可做出许多变更、替换、及修改。该方法包

5 括下列步骤：

- 1、步骤 1000 是介层洞蚀刻；
- 2、步骤 1100 是具有截面轮廓的 BARC 回蚀刻；
- 3、步骤 1200 是具有截面轮廓的沟槽蚀刻；
- 4、步骤 1300 是灰化；
- 10 5、步骤 1400 是停止层去除；
- 6、步骤 1500 是沟槽和介层洞填充。

上述顺序的步骤提供了根据本发明一个实施例的方法。只要不超出本权利要求的范围，其他的替换也可被提供，其中增加一些步骤、去除其中的一个或更多的步骤、或改变其中的一个或更多的步骤的顺序。本发明的

15 进一步细节将通过本说明书尤其是下列段落进行叙述。

在步骤 1000 的介层洞蚀刻中，介层洞 1020 穿过保护层 1030 和介电层 1040 制成。此制造步骤通常使用传统的干蚀刻工艺。保护层 1030 位于介电层 1040 的表面上。例如，保护层 1030 由氮氧化硅、氮化硅、氧化硅、其他介电质材料、或它们的混合物制成。介电层 1040 可以用氧化硅、

20 FSG、氮化硅、其他介电质材料或它们的混合物制成。FSG 通常包含氧化硅和氟。或者，保护层 1030 和介电层 1040 可以合并成一层。可在保护层 1030 和介电层 1040 之间或/和在保护层 1030 的上表面插入一层或几层附加层。如图 10 所示，介层洞 1020 具有由部分的停止层 1050 形成的介层洞底面 1022。例如，停止层 1050 由氮化硅、氧化硅、氮氧化硅、其他材料或

25 它们的混合物制成。停止层 1050 的另一部分位于介电层 1040 之下。或者，停止层 1050 和介电层 1040 可合并成一层。可在停止层 1050 和介电层 1040 之间或/和在停止层 1050 的底部表面之下插入一层或几层。如图 10 所示，停止层 1050 被沉积在导电层 1060 的表面之上。导电层 1060 可由铜、铝、钨、多晶硅、其他导电材料或它们的混合物制成。

在步骤 1100 的 BARC 回蚀刻中，一个 BARC 层填入介层洞 1020，然后被回蚀刻以形成 BARC 层 1120。在回蚀刻前，此 BARC 层可将介层洞 1020 全填满或只填一部分。而且，在回蚀刻前此 BARC 层可能流溢于介层洞 1020 外。BARC 层 1120 通常由传统光阻材料构成。该回蚀刻采用氧、
5 其他气体、或它们的混合物的干蚀刻技术。

根据本发明的一个实施例，步骤 1100 中的等离子发生器中的电子温度至少要达到 4eV，以避免形成如图 7 所示的凹形上表面 124。优选的是，该电子温度应该高于 4eV 但低于 10eV。为了使电子温度超过 4eV，等离子舱中的气体压力应降低至 40mTorr(毫托)以下。或者，也可采取其
10 他能使电子加温的方法。如图 16 所示，低气压还可改善离子束 1620 的不均匀性。离子束 1620 中的离子通常包含带有水平速度分量 1622 及垂直速度分量 1624 的离子。水平速度分量 1622 与垂直速度分量 1624 的比率决定了夹角 1626。离子束 1620 中的全部离子的夹角 1626 的平均值通常小于 10 度，而最好小于 5 度。另外，等离子舱中的等离子密度超过 10^6 个
15 /m³。

图 16 是根据前面讨论过的本发明一个实施例的工艺条件下所得到的 BARC 层的凸形截面轮廓的示意图。这些图仅仅是举例，它们不能过分限制本权利要求的范围。本领域中的普通技术人员可做出许多变更、替换、
20 及修改。在步骤 1100 的 BARC 回蚀刻中，BARC 回蚀刻层 1120 通常会出现凸形而不是凹形的上表面 1610。凸形上表面 1610 有一个环绕在保护层 1030 和介电层 1040 的侧壁的圆周形区域 1612 及一个环绕在介层洞 1020 中心的中央区域 1614。圆周形区域 1612 通常低于而不是高于中央区域 1614。

凸形上表面 1610 可能是由一次或多次蚀刻得到的。有着较小夹角
25 1626 的离子易于抵达圆周形区域 1612；因此，圆周形区域 1612 上的蚀刻率不会明显异于中央区域 1614。另外，因如前所述用于步骤 1100 的等离子具有高等离子密度，所以保护层 1030 表面上的电子密度就大。随之而来的是，环绕于保护层 1030 和介电层 1040 的侧壁上的高密度负电荷可有效地将正离子吸引到圆周形区域 1612，这样就增加了此区域的蚀刻率。高

蚀刻率使得圆周形区域 1612 低于中央区域 1614，因此而形成了凸形上表面 1610。

在步骤 1200 的沟槽蚀刻中，BARC 层 1120 进一步被回蚀刻以形成 BARC 层 1220。另外，保护层 1030 的一部分和 FSG 层的一部分 1020 被去除以形成沟槽 1230。沟槽 1230 有槽底面 1232；槽底面 1232 的一部分是由 BARC 构成而另一部分是由介电材料如 FSG 所构成。根据本发明的一实施例，步骤 1200 使用干蚀刻技术并利用含氟成分及氧成分的混合气体。该含氟成分气体可以是 CF_4 、 C_2F_6 、 C_4F_8 、其他气体或它们的混合物。该含氧成分的气体可以是 O_2 、其他气体、或它们的混合物。该含氟气体在混合气体中占有相当的体积比例。例如：体积比例为 90%—100%。

图 17 是根据本发明一实施例的沟槽蚀刻中没有围栏现象的示意图。这些图仅仅是举例，它们不能过分限制本权利要求的范围。本领域中的普通技术人员可做出许多变更、替换、及修改。在步骤 1200 的沟槽蚀刻中，介电区域 1710 和 1720 被去除以形成沟槽 1230。沟槽 1230 有沟槽底部 1232，沟槽底部 1232 包括凸形 BARC 上表面 1730。如图 17 所示，沟槽底部 1232 不包含任何通常如图 8 所示的传统技术中形成的尖刺。故可大大消除围栏现象。

图 18 是根据本发明另一实施例的沟槽蚀刻中没有围栏现象的示意图。这些图仅仅是举例，它们不能过分限制本权利要求的范围。本领域中的普通技术人员可做出许多变更、替换、及修改。在步骤 1200 沟槽蚀刻中，介电区域 1810 和 1820 被去除以形成沟槽 1230。沟槽 1230 有沟槽底部 1232，沟槽底部 1232 包括凸形 BARC 上表面 1830。如图 18 所示，沟槽底部 1232 不包含任何通常如图 8 所示的传统方法得到的尖刺，而是包含有谷形区域 1840 和 1842，故可明显消除围栏现象。

在步骤 1300 灰化中，BARC 层 1220 被从介层洞 1020 中去除。沟槽底部 1232 没有传统方法通常所得到的尖刺。例如灰化步骤使用干蚀刻技术。干蚀刻可以利用氧气且所产生的 BARC 层 1220 的蚀刻率大约高于介电层 1040 蚀刻率的 100 倍。也可采用其他蚀刻工艺。

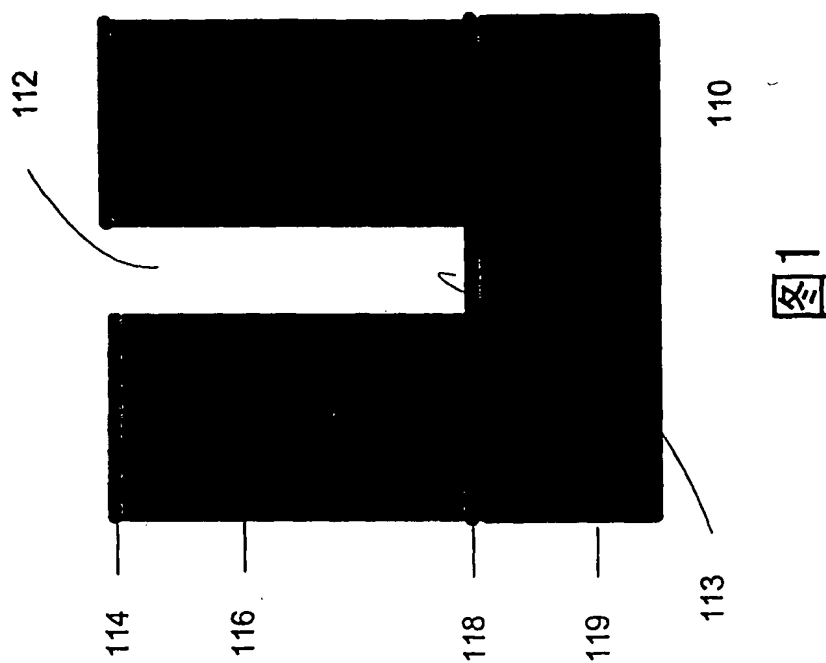
步骤 1400 的停止层去除中，形成介层洞底部 1022 的那部份停止层

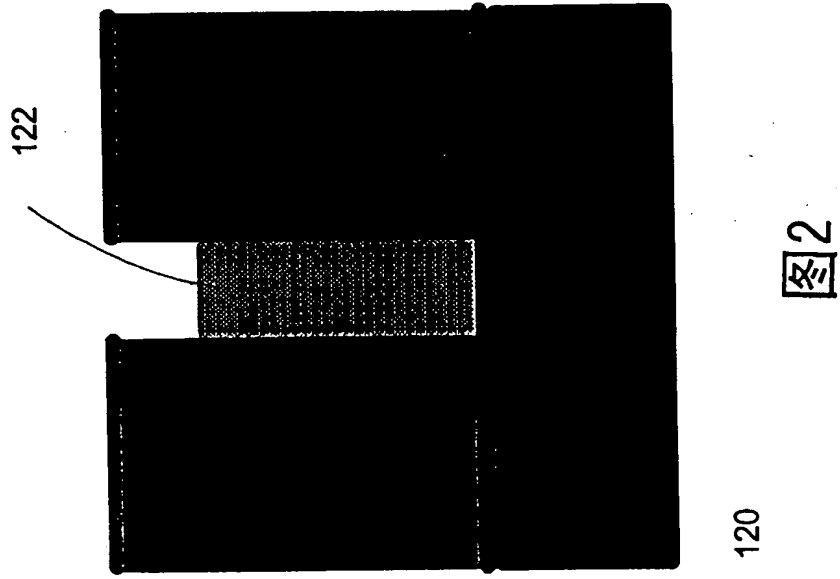
1050 被去除。随之而来的是，金属层 1060 暴露于介层洞 1020 和沟槽 1230 之中。例如，停止层 1050 由氮化硅组成，而去除停止层可用含氟气体。此含氟气体可以是 CF_4 、 C_2F_6 、 C_4F_8 、其他气体、或它们的混合物。

5 在步骤 1500 的沟槽或介层洞填充中，介层洞 1020 和沟槽 1230 被填入导电材料以形成导电填充层 1520。该导电材料可以是铜、铝、钨、多晶硅、其他导电材料、或它们的混合物。导电填充层 1520 在导电层 1060 和导电层 1540 之间形成一个电接触窗。导电层 1540 的一部分位于保护层 1030 表面之上。导电层 1540 和 1060 可由铜、铝、钨、多晶硅、其他导电材料、或它们的混合物组成。导电层 1540 和 1060 的成分可以相同也可不同。
10 上表面可用化学机械抛光技术进行抛光。

尽管本发明是参照其特定的优选实施例来描述的，但本领域的技术人员应该理解，在不脱离由所附权利要求限定的本发明的精神和范围的情况下，可以对其进行形式和细节的各种修改。

3/10





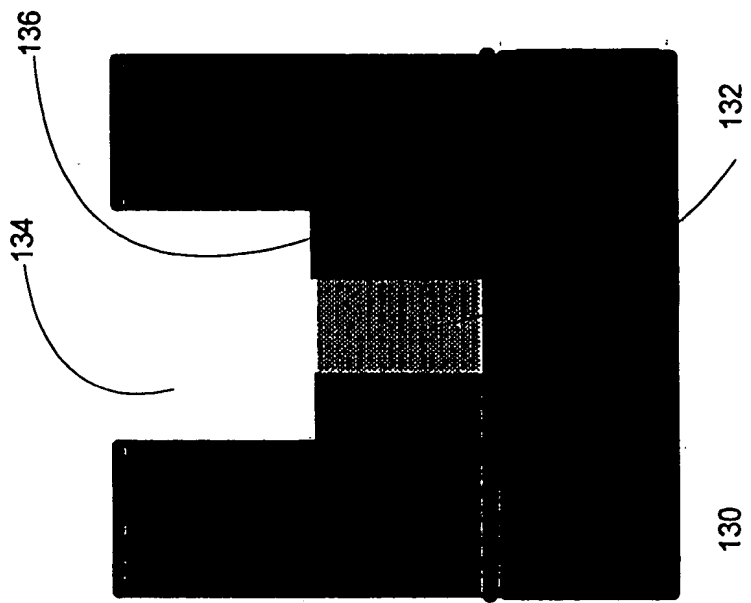


图3

02.01.13 2

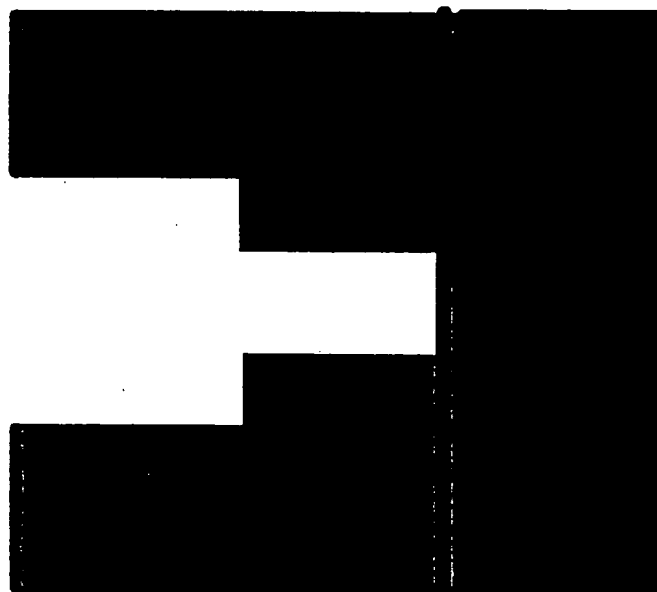


图4

140

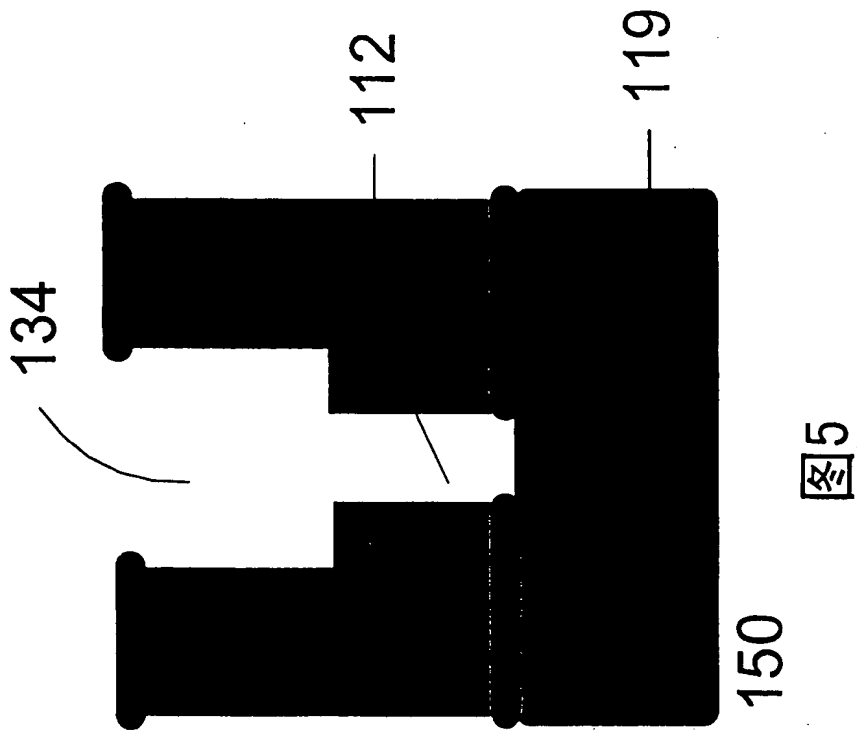
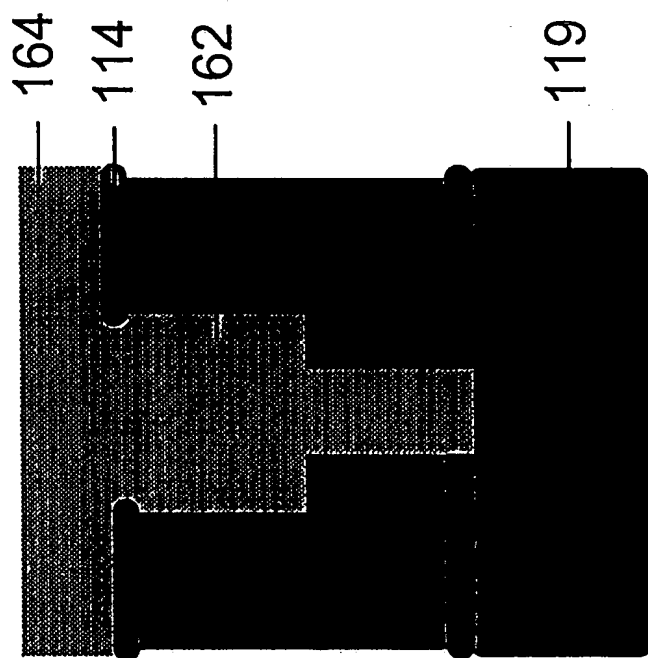
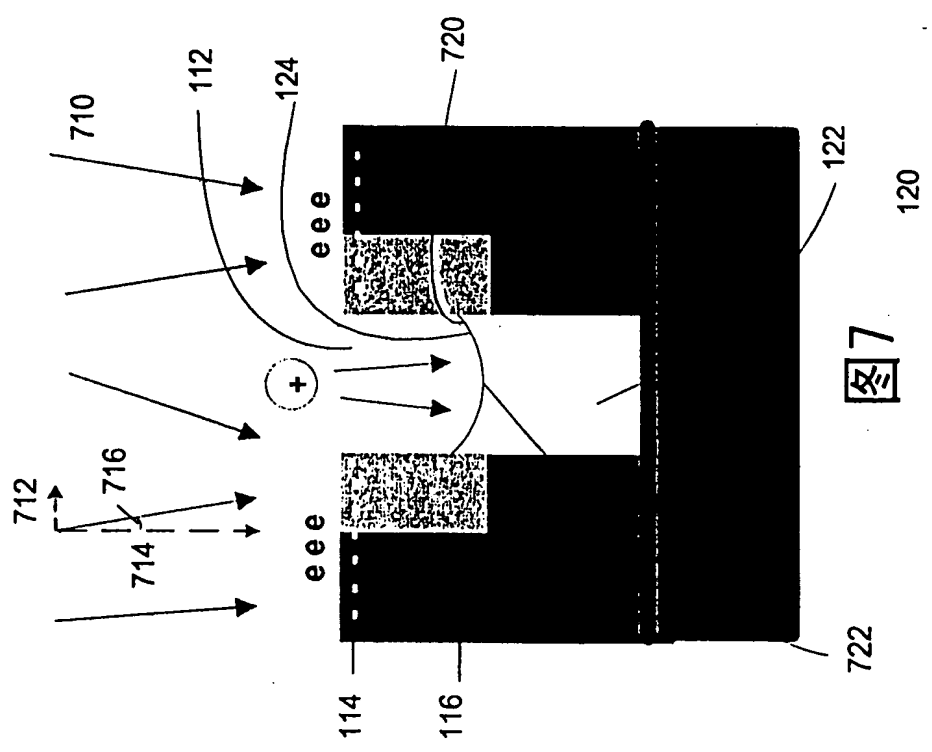
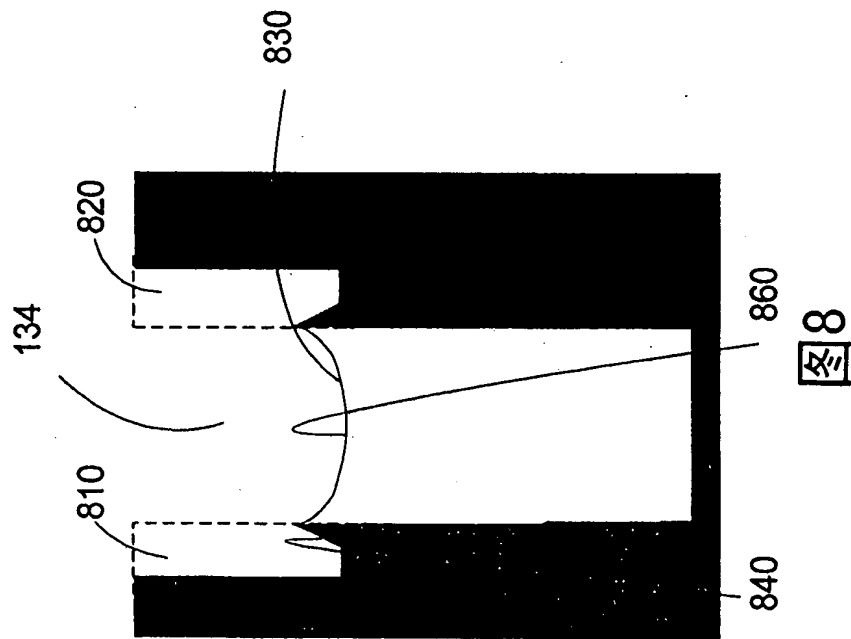


图5



160 图6





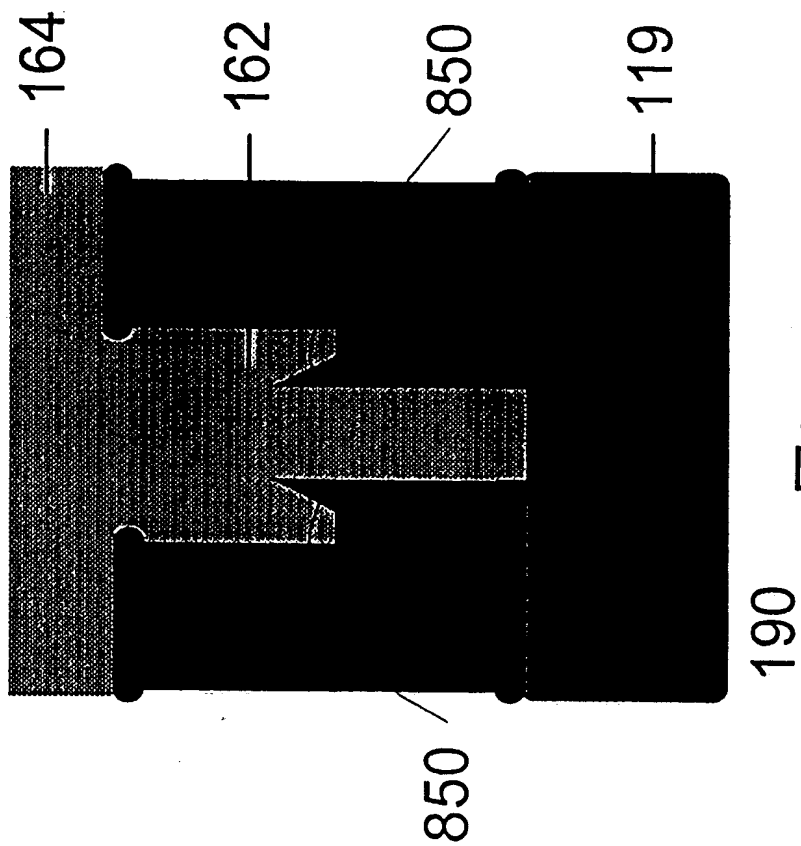
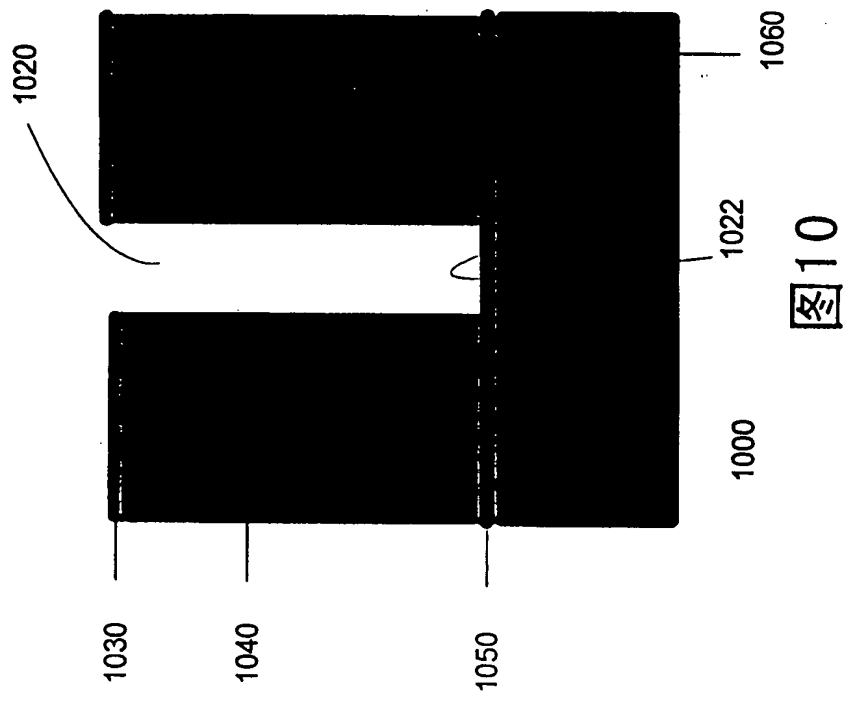


图9



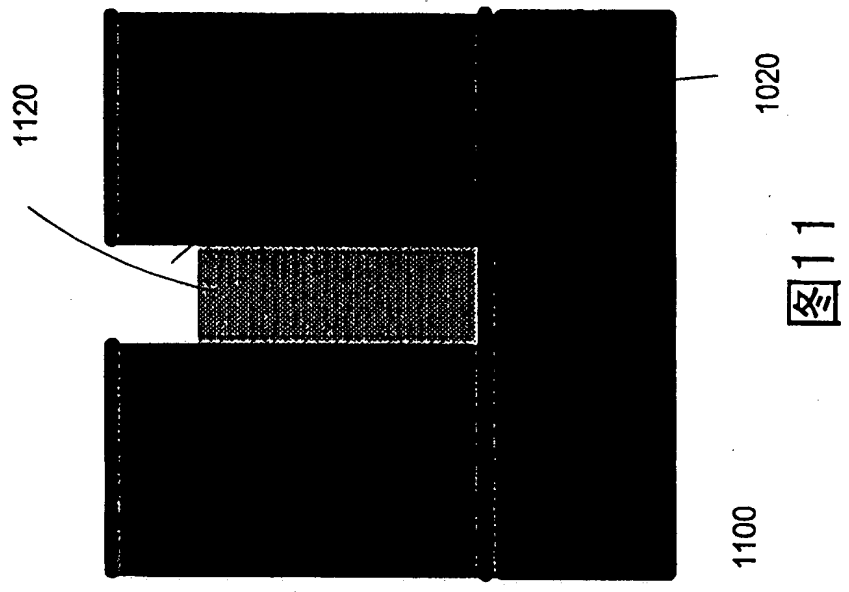
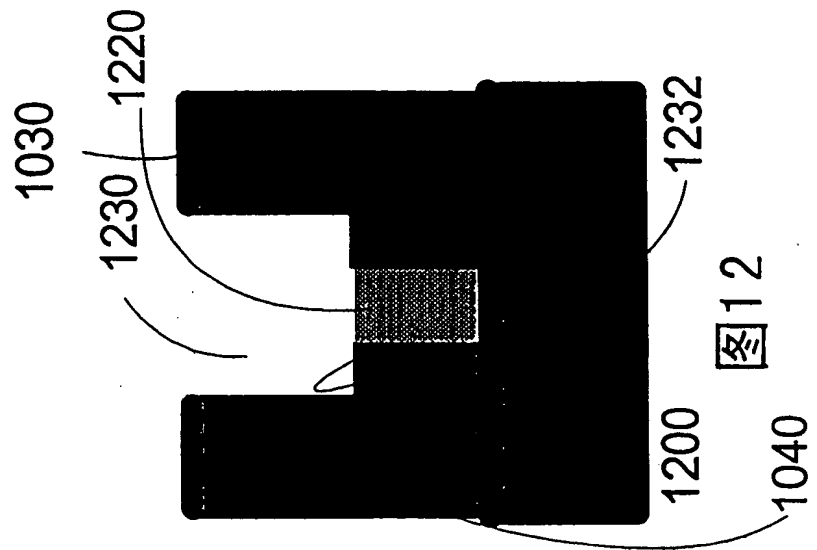
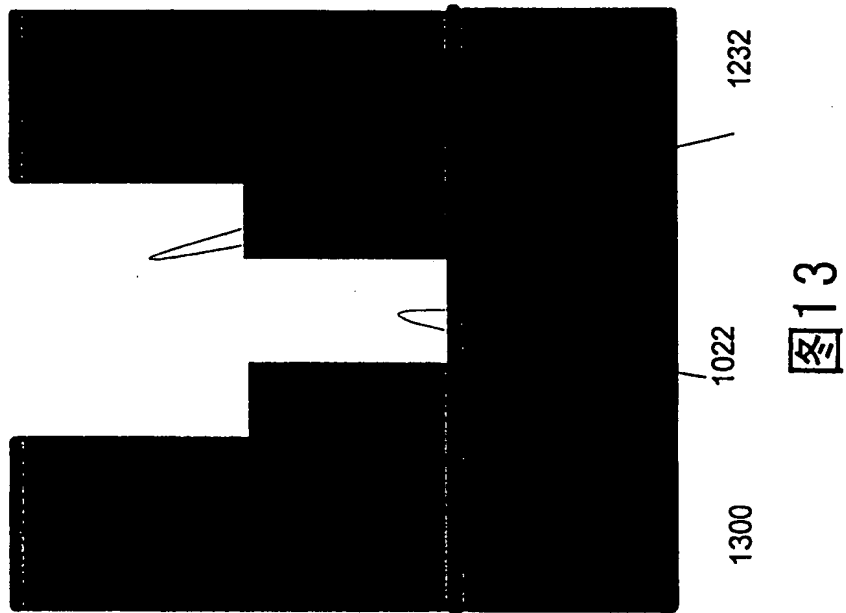


图 11





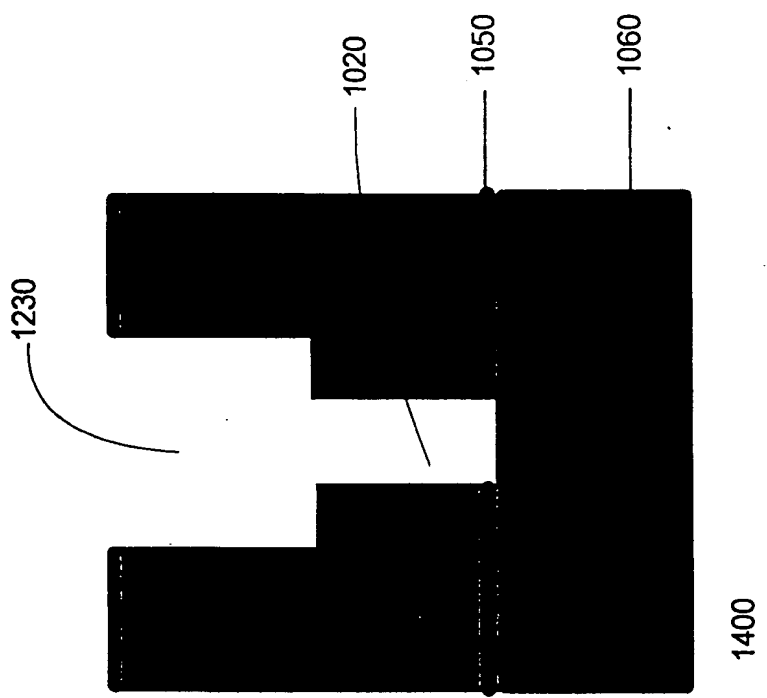


图 14

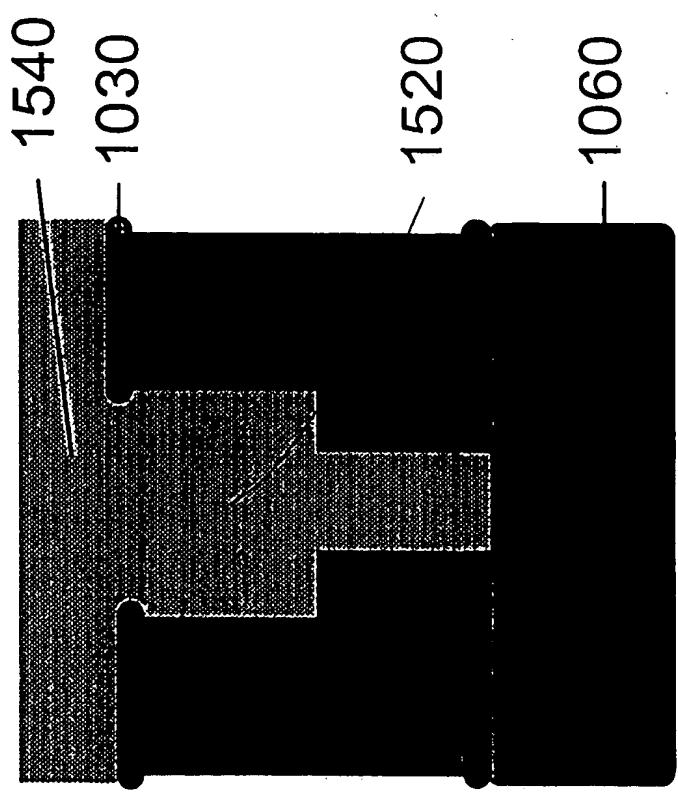


图15

1500

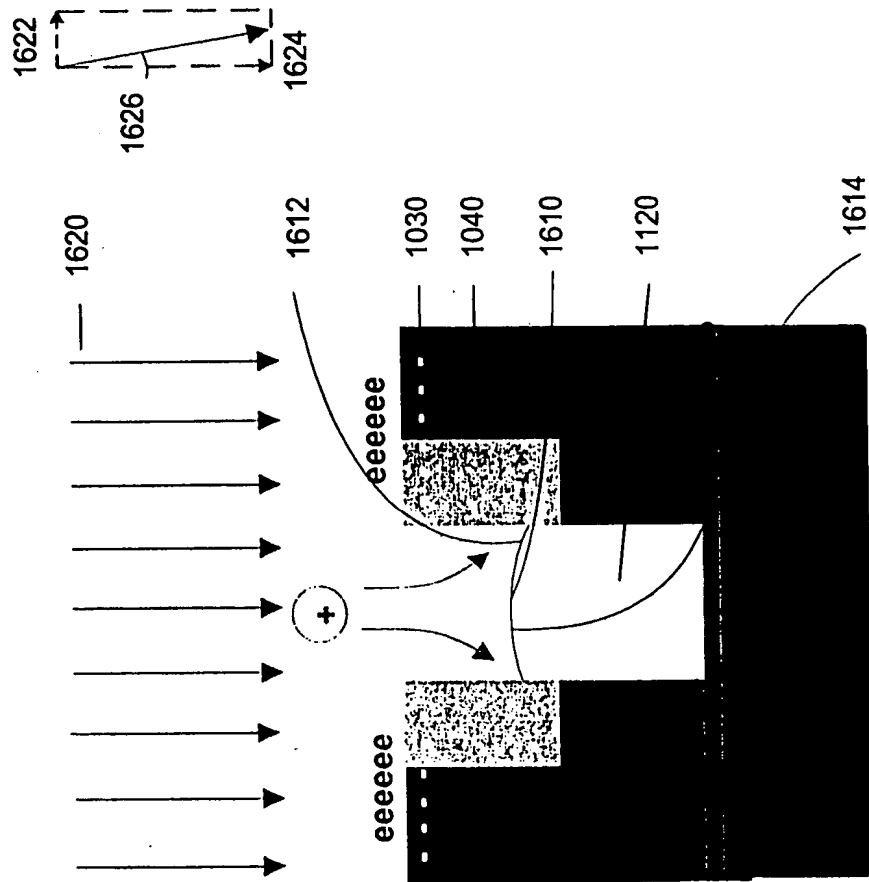


图16

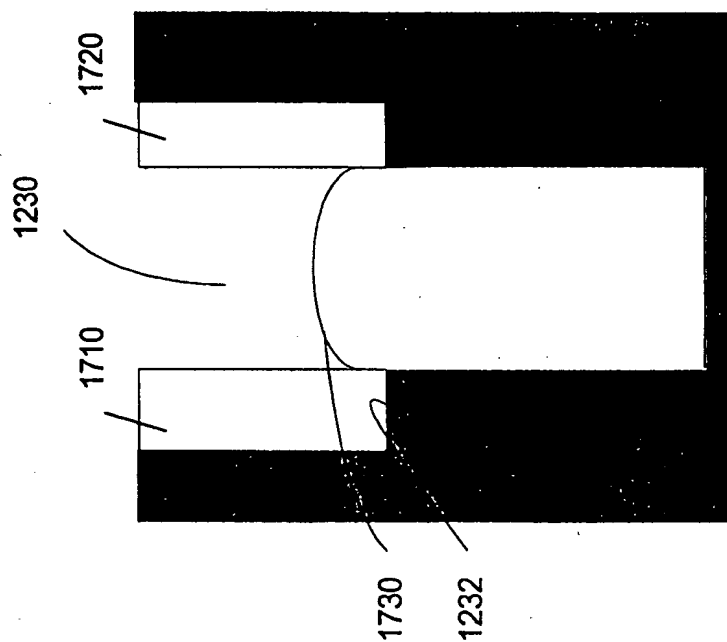


图17

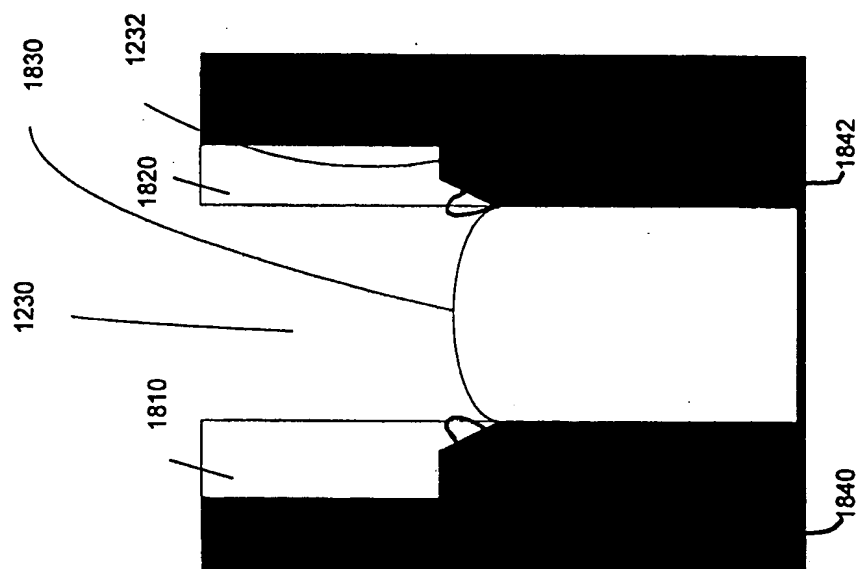


图18

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☒ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.